

ソート速度コンテスト報告		
報告日		
グループ(氏名)		
使用ボード	MU500 [fpga ____ ]	
サイクル数	(16進)	(10進)
ランダムデータ		
昇順ソート済みデータ		
降順ソート済みデータ		
平均		
クロック周波数		
計算時間 [ms. 有効数字4桁]		
Total logic elements		
アルゴリズム		
プロセッサの特徴		

ソート速度コンテスト報告		
報告日		
グループ(氏名)		
使用ボード	MU500 [fpga ____ ]	
サイクル数	(16進)	(10進)
ランダムデータ		
昇順ソート済みデータ		
降順ソート済みデータ		
平均		
クロック周波数		
計算時間 [ms. 有効数字4桁]		
Total logic elements		
アルゴリズム		
プロセッサの特徴		